

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08340029 A

(43) Date of publication of application: 24.12.96

(51) Int. Cl.

H01L 21/66
H01L 21/321

(21) Application number: 07144443

(22) Date of filing: 12.06.95

(71) Applicant: SONY CORP

(72) Inventor: NISHIYAMA KAZUO
TANIGUCHI YOSHIKUNI

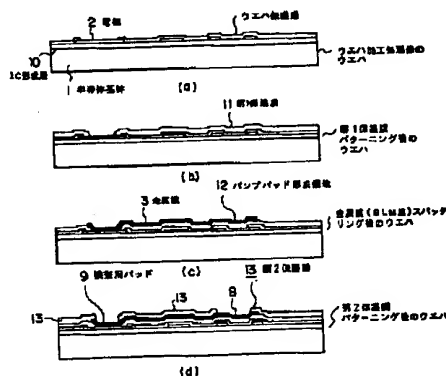
(54) FLIP CHIP IC AND ITS MANUFACTURE

(57) Abstract:

PURPOSE: To enable characteristics inspection of wafers to conduct with the same probe card, and exclude direct contact of a probe with a bump, by connecting a pad for inspection with a bump pad formed on a semiconductor substratum by using a metal film.

CONSTITUTION: As the structure of a flip chip IC, a pad 9 for inspection connected with a bump 8 on which a solder bump 5 is formed is installed. The pad 9 for inspection is connected with the bump pad 8 formed on a semiconductor substratum 1 by using a metal film 3, which is formed by sequentially sputtering, e.g. chrome, copper and gold. The metal film 3 improves the adhesion between an electrode 2 and the bump, and prevents mutual diffusion. Instead of the metal film, aluminum and aluminum alloy, e.g. Al-Si alloy and Al-Si-Cu alloy may be used.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開 号

特開平8-340029

(43) 公開日 平成8年(1996)12月24日

(51) Int.Cl.

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/66
21/321

H 0 1 L 21/66
21/92

E
6 0 2 P
6 0 4 T

審査請求 未請求 請求項の数4 O L (全 5 頁)

(21) 出願番号 特願平7-144443

(22) 出願日 平成7年(1995)6月12日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 西山 和夫

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 谷口 芳邦

東京都品川区北品川6丁目7番35号 ソニー株式会社内

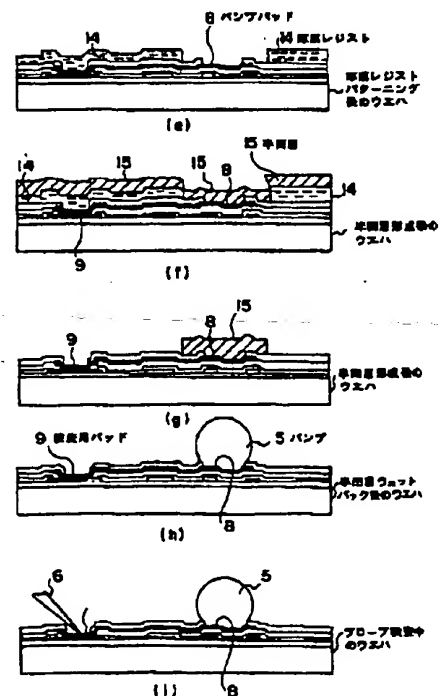
(54) 【発明の名称】 フリップチップIC及びその製造方法

(57) 【要約】

【目的】 検査工程において、 bumps を損壊せず、検査用のプローブカードも兼用できるフリップチップIC及びその製造方法を提供する。

【構成】 bumps パッド8と検査用パッド9を金属膜3で接続し、検査用パッド9を表面に露出させた。

【効果】 検査用パッドにプローブを針立てする。プローブカードはウエハの検査に用いたものが兼用できる。



【特許請求の範囲】

【請求項1】 半導体基体上に形成されたバンパッドと検査用パッドを金属膜により接続して成る、フリップチップIC。

【請求項2】 前記金属膜がクローム、銅、金から成る多層膜であることを特徴とする請求項1記載のフリップチップIC。

【請求項3】 前記金属膜がアルミニウムまたはアルミニウム合金であることを特徴とする請求項1記載のフリップチップIC。

【請求項4】 半導体基体上に、電極を除いてウエハ保護膜で覆ってなるウエハを用意し、その上に前記電極を除いて第1保護膜で覆う工程と、前記電極とバンパッド形成領域と、その間を金属膜で形成する工程と、

前記電極上に検査用パッドと、前記バンパッド形成領域にバンパッドを形成する第2保護膜のパターニング工程と、

前記バンパッドを除いてレジスト膜をパターンニングする工程と、

半田層を形成する工程と、

前記レジスト膜を剥離し前記バンパッドに半田層を設け、検査用パッドを露出させるリフトオフ工程と、

前記バンパッド上の半田層を加熱し球状のバンパとするウェットバック工程とより成る、フリップチップICの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はICの内部配線と接続された電極上に球状の金属より成るバンパを形成し、印刷配線基板の表面に形成した電極と面接合する構造のフリップチップIC及びその製造方法に関する。

【0002】

【従来の技術】 近年の電子機器の小型化の要求に応じて、印刷配線基板に搭載する部品の実装密度を如何にして上げるかが大きな技術的課題となっている。実装密度を上げる一つの手法として、フリップチップICと称される素子の利用がある。フリップチップICは例えば図3に示すように、半導体基体1上にIC等の内部配線に接続された電極2、その上に層間絶縁層、表面保護層、金属膜(BLM膜)3を積層し、金属膜3の一部を露出して電極パッド4a、4bを形成し、この上にバンパ5と称されるはんだ等から成る球状突起を形成したものである。

【0003】 そしてこのフリップチップICは用意された印刷配線基板上的ランド電極に対して、バンパ5の位置が一致するように位置合わせして面接合される。フリップチップICは印刷配線基板との接続にリード線を用いないので、実装密度を上げるには非常に有利である。

【0004】 さらに、最近ICの大規模化に伴い、個々

のICに数多くのバンパを形成する必要が生じてきている。この要求を満たすため、通常のICのウエハに形成していた電極からリードによって引き出した位置に、新たに電極を形成する構成や電極の配列から位置を外す構成が考案されている。これらは、図3に示す様に、前者をエリア化された電極パッド4a、後者を再配置した電極パッド4bと以下称す。

【0005】 一方この種のフリップチップICのようなベアチップでは、何時、どの段階で特性を検査するかが重要であり、少なくともウエハ加工工程後のウエハに対しては、電極に針立てして検査し、またバンパ形成工程後のウエハに対してもバンパに針立てして検査する必要がある。この従来のフリップチップICの検査では、完成したバンパに針立てして検査を行なうが、この時の針立てによるバンパの形状の損壊も大きな問題である。

【0006】 例えば、図4に示す如くバンパ5にプローブ6を直接接触させると、接触部に損壊5aを生じる。

【0007】 また、電極に針立てして検査を行なう治具としては、例えば図5に示すようなプローブカード7と称するものがある。これは樹脂製の基板に開口を設け、この開口の周縁に弾力性のある導体から成るプローブ(針)6を下方に臨ませたものである。このプローブの数とその先端の位置は、検査する対象のICウエハ毎に異なったものが用意される。

【0008】 前述のフリップチップICにおいては、少なくとも2回の検査を行なうので、2種類のプローブカードを必要としていた。

【0009】

【発明が解決しようとする課題】 そこで本発明の課題は、ウエハ加工工程後のウエハの特性検査と、バンパ形成後のウエハの特性検査において、同一のプローブカードを用いることが出来、またバンパに直接プローブを接触させない構造のフリップチップICの構造及びその製造方法を提供する事である。

【0010】

【課題を解決するための手段】 かかる課題を解決するために、請求項1に係る発明においては、半導体基体上に形成されたバンパッドと検査用パッドを金属膜により接続して成る、フリップチップICの構成とした。

【0011】 請求項2に係る発明においては、金属膜がクローム、銅、金から成る多層膜であることを特徴とする請求項1記載のフリップチップICの構成とした。

【0012】 請求項3に係る発明においては、金属膜がアルミニウムまたはアルミニウム合金であることを特徴とする請求項1記載のフリップチップICの構成とした。

【0013】 請求項4に係る発明においては、半導体基体上の電極を除いてウエハ保護膜で覆ってなるウエハを用意し、その上に前記電極を除いて第1保護膜で覆う工

程と、電極とパンプパッド形成領域と、その間を金属膜で形成する工程と、電極上に検査用パッドと、パンプパッド形成領域にパンプパッドを形成する第2保護膜のパターンニング工程と、パンプパッドを除いてレジスト膜をパターンニングする工程と、半田層を形成する工程と、レジスト膜を剥離しパンプパッドに半田層を設け、検査用パッドを露出させるリフトオフ工程と、パンプパッド上の半田層を加熱し球状のパンプとするウェットバック工程とよりなるフリップチップICの製造方法の構成とした。

【0014】

【作用】請求項1の発明においては、検査用パッドに針を立て検査する。

【0015】請求項2の発明においては、パンプパッドに必要な金属膜の形成と同時に検査パッドとその間を接続する手段を形成する。

【0016】請求項3の発明においては、金属膜をアルミニウムまたはアルミニウム合金とし、リフトオフの際に検査用パッドが浸食されることを軽減した。

【0017】請求項4の発明においては、半導体基体上を電極を除いてウエハ保護膜で覆ってなるウエハを用意し、その上に前記電極を除いて第1保護膜で覆い、電極とパンプパッド形成領域と、その間を金属膜で形成し、電極上に検査用パッドとパンプパッド形成領域にパンプパッドを形成する第2保護膜をパターンニングし、パンプパッドを除いてレジスト膜をパターンニングし、半田層を形成し、レジスト膜を剥離し、パンプパッドに半田層を設け、検査用パッドを露出させてリフトオフし、パンプパッド上の半田層を加熱し球状のパンプとする。

【0018】

【実施例】以下、図1ないし図2を参照して本発明のフリップチップICとその製造方法について説明する。図1、図2は本発明のフリップチップICの製造方法を各工程のウエハの側断面図で示したもので、(a)はウエハ加工後のウエハ、(b)は第1保護膜パターンニング後のウエハ、(c)は金属膜(BLM膜)被着後のウエハ、(d)は第2保護膜被着後のウエハ、(e)は厚膜レジストパターンニング後のウエハ、(f)は半田層形成後のウエハ、(g)は半田層パターンニング後のウエハ、(h)は半田層のウェットバック後のウエハ、

(i)はプローブ検査中のウエハである。

【0019】実施例1

本発明のフリップチップICの構造としては、図2

(h)に示すごとく、半田パンプ5が形成されたパンプパッド8と接続された検査用パッド9を設けたものである。

【0020】その結果、(i)に示すごとく半田パンプ5形成後のフリップチップICのプローブ検査においては、この検査用パッド9にプローブ6を接触して検査を行なえば、パンプ5に接触させないので、パンプ5を損

壊することが避けられる。また、この検査用パッド9の位置はウエハの電極2と同じ位置であるので、パンプ形成後の検査に用いるプローブカードはウエハの検査で用いたものと同じものが使用できる。

【0021】実施例2

次に、本発明のフリップチップICの製造方法について説明する。まず、(a)に示すごとくシリコンチップから成る半導体基体1にIC形成層10、その上にアルミニウム等から成る電極2が形成され、さらにその上に薄いポリイミド等のウエハ保護膜が施されたウエハが用意される。このウエハは電極2にプローブが当てられ特性検査がなされる。

【0022】次いで、電極2の部分を除いて全面にポリイミド等の第1保護膜11がパターンニングされ、

(b)のごとくなる。

【0023】次いで、電極2とパンプパッドが形成される領域12に渡って、金属膜(BLM膜)3が形成される。この金属膜3は例えば、クロム、銅、金を順次スパッタリングして形成する。この金属膜3は電極2と後述するパンプとの間の密着性を向上させ、かつ相互の拡散を防止する作用をなし、BLM膜(Ball Limiting Metal)と称される。この結果、

(c)に示すようなウエハが得られる。

【0024】この金属膜に代えて、アルミニウム、アルミニウム合金例えば、Al-Si系合金、Al-Si-Cu系の合金を用いることもでき、その場合は後の工程で行なわれるリフトオフにおいて耐浸食性を高める効果がある。

【0025】次いで、電極2の部分とパンプパッド形成領域12を除いて、ポリイミド等から成る第2保護膜13を全面にパターンニングして電極2の位置に検査用パッド9、パンプパッド形成領域12の位置にパンプパッド8が形成される。

【0026】次いで、パンプパッド8の周辺を除いて、厚膜レジスト14をパターンニングする。この結果、(e)の様なウエハが得られる。

【0027】次いで、半田を蒸着し、半田層15を形成する。この結果、(f)の様なウエハが得られる。

【0028】次いで、パンプパッド8の周辺を除いて、レジスト膜とレジスト膜上の半田層15を剥離する。この結果、パンプパッド8上にも半田層が残された、(g)に示す様な、ウエハが得られる。

【0029】次いで、このウエハを加熱炉に入れ、加熱し半田層を熔融すると、(h)に示す如く半田層は球状に丸められる。これは通常ウェットバック工程と称せられる。

【0030】次いで、パンプが形成されたウエハの検査工程(i)において、検査用パッド9にプローブカードのプローブ(針)6を針立てし、このウエハの特性を検査する。

【0031】本発明のフリップチップICの製造方法においては、第2保護膜のパターンニング工程(d)において検査用パッド9を開口するのみで、他の工程に用いるマスクも変更することなく、本発明を実施できる。よって、従来方法に比しコストアップの要因もない。

【0032】本発明の実施例ではフリップチップIC及びその製造方法について、夫々一つの例によって説明したが、本発明の精神を逸脱しない範囲で、用いる材料、製造工程を選択して実施できることは当然である。

【0033】

【発明の効果】以上の説明から明らかなように、本発明によれば半田バンプ形成後のフリップチップICのプローブ検査において、検査用パッドにプローブを接触して検査を行なえば、バンプに接触させないので、バンプを損壊することが避けられる。

【0034】また、この検査用パッドはバンプ形成工程前の電極と同じ位置であるので、バンプ形成後の検査に用いるプローブカードはウエハ検査において用いたものをそのまま用いることができる。

【図面の簡単な説明】

【図1】本発明のフリップチップICの製造方法を各工程のウエハの側断面図で示したもので、(a)はウエハ加工後のウエハ、(b)は第1保護膜パターンニング後のウエハ、(c)は金属膜(BLM膜)被着後のウエハ、(d)は第2保護膜被着後のウエハである。

【図2】本発明のフリップチップICの製造方法を各工程のウエハの側断面図で示したもので、(e)は厚膜レ

ジストパターンニング後のウエハ、(f)は半田層形成後のウエハ(g)は半田層パターンニング後のウエハ、(h)は半田層のウエットバック後のウエハ、(i)はプローブ検査中のウエハである。

【図3】通常のフリップチップICの斜視図。

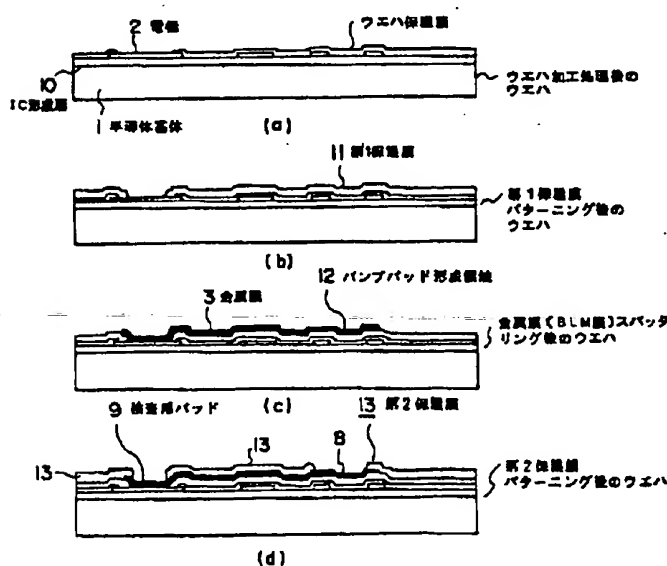
【図4】検査中の従来のフリップチップICの側断面図。

【図5】フリップチップICの検査に用いられるプローブカードの斜視図。

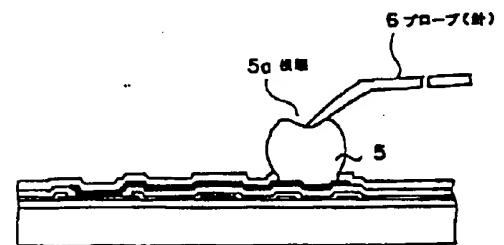
10 【符号の説明】

- 1 半導体基体
- 2 電極
- 3 金属膜(BLM膜)
- 4 a エリア化した電極パッド
- 4 b 再配置した電極パッド
- 5 バンプ
- 5 a 損壊
- 6 プローブ(針)
- 7 プローブカード
- 20 8 バンプパッド
- 9 検査用パッド
- 10 IC形成層
- 11 第1保護層
- 12 バンプパッド形成領域
- 13 第2保護膜
- 14 厚膜レジスト
- 15 半田層

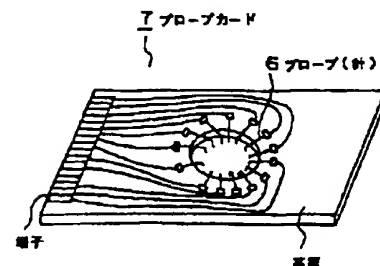
【図1】



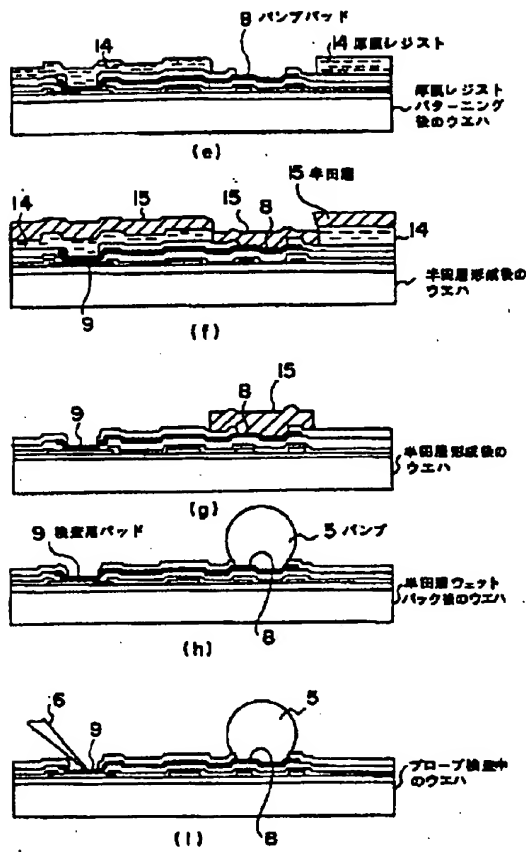
【図4】



【図5】



【図2】



【図3】

